

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 54157459
PUBLICATION DATE : 12-12-79

APPLICATION DATE : 02-06-78
APPLICATION NUMBER : 53065812

APPLICANT : HITACHI LTD;

INVENTOR : INOUE SHIGEKI;

INT.CL. : H03F 1/02 H03F 3/30

TITLE : AMPLIFIER CIRCUIT

ABSTRACT : PURPOSE: To obtain a high-efficiency amplifier circuit featuring the steady idle current and an improved distortion factor by applying the bias voltage to the output transistor and at the same time supplying a constant current to the saturation preventing diode.

CONSTITUTION: Diode 14 and 15 are connected between the input of output transistor Tr10/12 and 11/13. At the same time, the bias voltage caused by diode 18 is applied directly between the base and the emitter of Tr10 and 11 to compensate the temperature of them. As diode 14 and 15 are not inserted into the input of Tr10 and 11, the idle current of Tr10 and 11 is not affected at all by the temperature characteristics of diode 14 and 15. Furthermore, the DC current large enough compared with the signal current is supplied to diode 14 and 15 via driving circuit 2, and thus the operation resistance does not change substantially. Accordingly, the transmission characteristics is not fluctuated with supply of the input signal to Tr10 and 11, with no distortion caused.

COPYRIGHT: (C)1979,JPO&Japio

⑨日本国特許庁(JP)

⑩特許出願公開

⑪公開特許公報(A)

昭54-157459

⑫Int. Cl.¹
H 03 F 1/02
H 03 F 3/30

識別記号 ⑬日本分類
98(5) A 3
98(5) A 332

庁内整理番号 ⑭公開 昭和54年(1979)12月12日
7827-5 J
7827-5 J

発明の数 1
審査請求 未請求

(全 5 頁)

⑮増幅回路

株式会社日立製作所家電研究所
内

⑯特 願 昭53-65812

⑰発 明 者 井上茂樹

⑱出 願 昭53(1978)6月2日

横浜市戸塚区吉田町292番地

⑲発 明 者 尼田信孝

株式会社日立製作所家電研究所
内

横浜市戸塚区吉田町292番地
株式会社日立製作所家電研究所
内

⑳出 願 人 株式会社日立製作所
東京都千代田区丸の内一丁目5
番1号

同

太田義注
横浜市戸塚区吉田町292番地

㉑代 理 人 弁理士 薄田利幸

明 細 書

1 発明の名称

増幅回路

2 特許請求の範囲

1. それぞれ入力電極と出力電極及び共通電極とを有し互に反対導電形の二対のトランジスタと、前記二対のトランジスタのそれぞれの出力電極を接続しこの接続点と基準電位点との間に接続された負荷と、前記二対のトランジスタのうちの一方のトランジスタと同じ導電形で入力電極と出力電極及び共通電極とを有する第3のトランジスタと、前記一方のトランジスタの共通電極と前記第3のトランジスタの出力電極とを接続しこの接続点と前記基準電位点との間に一方向性素子を通して接続された第1の直流電源と、前記二対のトランジスタのうちの他方のトランジスタと同じ導電形で入力電極と出力電極及び共通電極とを有する第4のトランジスタと、前記他方のトランジスタの共通電極と前記第4のトラン

ジスタの出力電極とを接続しこの接続点と前記基準電位点との間に一方向性素子を通して接続された第2の直流電源と、前記第3のトランジスタの共通電極と前記基準電位点との間に接続された第3の直流電源と、前記第4のトランジスタの共通電極と前記基準電位点との間に接続された第4の直流電源とを備えた増幅器において、前記二対のトランジスタのそれぞれの入力電極間に前記二対のトランジスタにバイアス電圧を与える偏置補償素子を接続し、前記一方のトランジスタの入力電極と前記第3のトランジスタの入力電極との間に前記偏置補償素子と直列接続となる第1のダイオード又は第1の抵抗を接続し、前記他方のトランジスタの入力電極と前記第4のトランジスタの入力電極との間に前記偏置補償素子と直列接続となる第2のダイオード又は第2の抵抗を接続することを特徴とする増幅回路。

2. 前記第1及び第2の抵抗とそれぞれ並列に